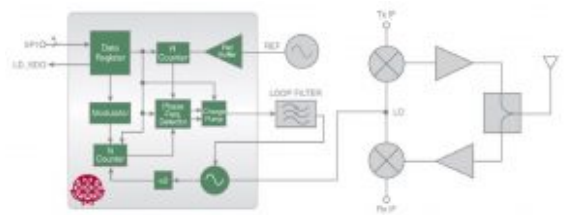


VCOs PLLs RF

RF (local oscillators) – L0 RF

RF L0- bit error rate (voltage controlled oscillator – VCO) .phase locked (loop – PLL) PLL- 5.1 665- PLL/VCO 13.5 7.3 PLL/VCO



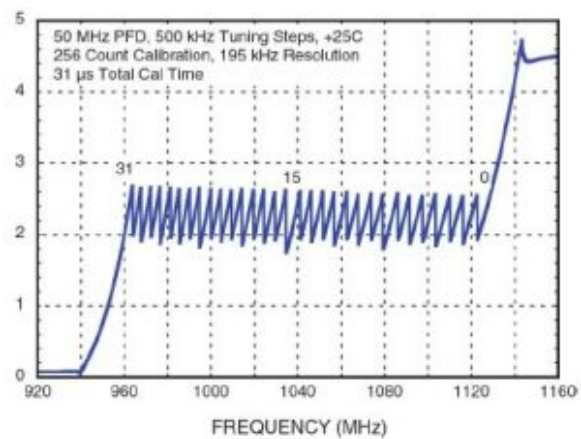
PLL .1 VCO

fractional-N QFN ' 6x6 1 - VCO PLL PLL RF L0-

PLL/VC0s-
 (phase/frequency detector-PFD)

PFD-
 Cycle-
 (cycle slipping)
 Slip Prevention
 CSP-
 PFDs-
 50-

220
 50
 (direct digital synthesizer – DDS)



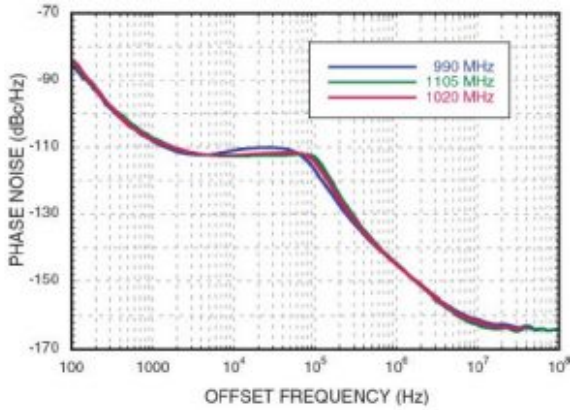
.2
 00000 00000

PLL/VC0s-
 HMC826LP6CE
 cellular/4G, WMAX
 fractional-N PLL
 VC0-
 VC0s-
 (2

operational amplifier) 的 性能 , 其 性能 指标 包括 增益 带宽 积 、 输入 阻抗 、 输出 阻抗 、 共模 抑制 比 、 差模 抑制 比 、 电源 抑制 比 、 失调 电压 、 失调 电流 、 漂移 电压 、 漂移 电流 、 噪声 电压 、 噪声 电流 等 。 这些 指标 的 好坏 直接 影响 到 电路 的 性能 和 稳定性 。

- 在 设计 中 , 3 个 主要 的 性能 指标 是 增益 带宽 积 、 输入 阻抗 和 输出 阻抗 。 增益 带宽 积 的 单位 是 dB , 输入 阻抗 的 单位 是 Ω , 输出 阻抗 的 单位 是 Ω 。 在 设计 中 , 增益 带宽 积 的 选择 范围 是 1 到 100 , 输入 阻抗 的 选择 范围 是 55dBc- , 输出 阻抗 的 选择 范围 是 0.1deg- 。 在 设计 中 , 增益 带宽 积 的 选择 范围 是 1 到 100 , 输入 阻抗 的 选择 范围 是 55dBc- , 输出 阻抗 的 选择 范围 是 0.1deg- 。

在 设计 中 , 增益 带宽 积 的 选择 范围 是 1 到 100 , 输入 阻抗 的 选择 范围 是 55dBc- , 输出 阻抗 的 选择 范围 是 0.1deg- 。



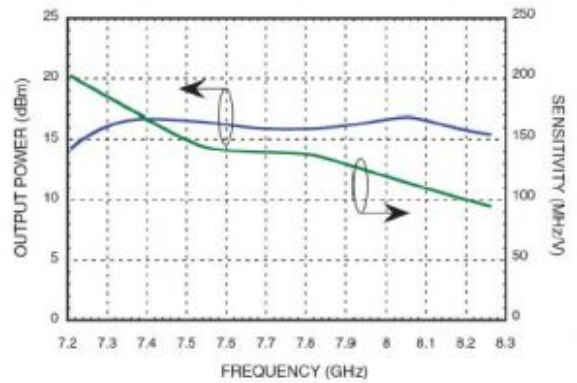
SSB .3 的 性能 指标 包括 增益 带宽 积 、 输入 阻抗 、 输出 阻抗 等 。

在 设计 中 , 增益 带宽 积 的 选择 范围 是 12dB- , 输入 阻抗 的 选择 范围 是 0dB , 输出 阻抗 的 选择 范围 是 29- 。 在 设计 中 , 增益 带宽 积 的 选择 范围 是 12dB- , 输入 阻抗 的 选择 范围 是 0dB , 输出 阻抗 的 选择 范围 是 29- 。

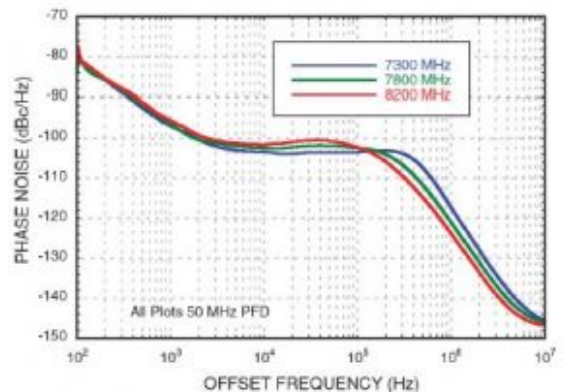
在 设计 中 , 增益 带宽 积 的 选择 范围 是 12dB- , 输入 阻抗 的 选择 范围 是 0dB , 输出 阻抗 的 选择 范围 是 29- 。

2fo) fo2 (fundamental - fo) , SPI

VCO PLL , electronic warfare - EW , electronic countermeasures - ECM , 4 16dBm+ LO-



.4 RF



.5

. in-phase/quadrature-의 출력 출력 , 출력 출력

출력 출력 출력 출력 출력 출력 출력 SSB 출력 출력 출력 5 출력
출력 출력 . 출력 VCO 출력 출력 출력 출력 출력 , 출력 출력 출력
-출력 100 출력 출력 출력 출력 , 출력-출력 50 출력 출력 출력 출력
출력 출력 출력 출력 . PFD-의 출력-출력 50 출력 출력 출력 출력
출력 , 출력 출력 출력 . 출력 출력 출력 출력 출력 출력 출력
출력 출력 (frequency shift keying – FSK) 출력-출력 출력 출력
. 출력 출력 출력 출력 출력 출력 출력

출력 LO 출력 , 출력 출력 출력 출력 출력 출력 출력 출력
출력 출력 출력 출력 출력 출력 출력 출력 출력 출력 출력
출력 (evaluation kits) 출력 출력 출력 출력 , 출력 출력 . 출력
출력 출력 출력 . 출력 VCOs 출력 출력 PLLs-의 출력
PLL-의 출력 출력 출력 출력 출력 6 출력 . 출력 출력 출력
출력 출력 출력 출력 출력 출력 . 출력 VCO 출력 출력 출력
출력 출력 출력 출력 출력 출력 출력 , 출력 출력 출력
출력 출력 출력 출력 , non-recurring engineering (NRE) costs)
출력 출력 . 출력 출력 출력 출력 출력-의 출력 출력 출력
출력 출력 출력 , 출력 출력 출력 출력 출력 출력 출력
PLL-의 출력 출력 출력 출력 출력 출력 . 출력 출력 출력
출력 출력 출력 출력 출력 출력 . 출력 출력 출력 출력
. 출력 출력 출력 출력 출력 출력 출력 출력 출력 출력
출력 , 출력 출력 출력 출력 출력 출력 출력 출력 출력
 , 출력 출력 출력 출력 출력 출력 출력 출력 출력
. 출력 출력 출력 출력 출력 출력 출력

출력 출력 PLL Design Software Suite-의 출력 출력 출력 출력
출력 출력 출력 출력 출력 출력 출력 출력 출력 출력 Hittite
출력 출력 출력 PLL 출력 출력 . 출력 출력 출력 출력
Universal 출력 출력 PLL-의 출력 출력 출력 PC 출력 출력 , 출력
LO-의 출력 출력 출력 출력 , 출력 출력 출력 출력 . Serial Bus
출력 . 출력 DC 출력 출력 출력 , PC 출력 출력 출력
-의 출력 출력 출력 출력 출력 출력 Hittite 출력 출력
. 출력 VCOs 출력 출력 출력 PLLs



, 0.6mm pitch, 6-pin SMT package

VCOs and PLLs are essential for many applications. They provide the frequency reference for a wide range of systems, from communication systems to industrial control systems. The Ultra Small Extrem PLL with Integrated VCO is a highly integrated, low-power device that is ideal for space-constrained applications. It features a 6-pin SMT package and is RoHS-compliant. The device is designed for high-frequency operation and offers excellent phase noise performance. It is also capable of operating over a wide temperature range, making it suitable for harsh environments. The Ultra Small Extrem PLL with Integrated VCO is a versatile component that can be used in a variety of applications, including wireless communication systems, radar systems, and industrial control systems. Its small size and low power consumption make it an ideal choice for many applications. The device is also easy to integrate into a system, thanks to its simple pin configuration and standard SMT package. Overall, the Ultra Small Extrem PLL with Integrated VCO is a high-performance, low-power device that is well-suited for a wide range of applications.

Ultra Small Extrem PLL with Integrated VCO

Analog Devices